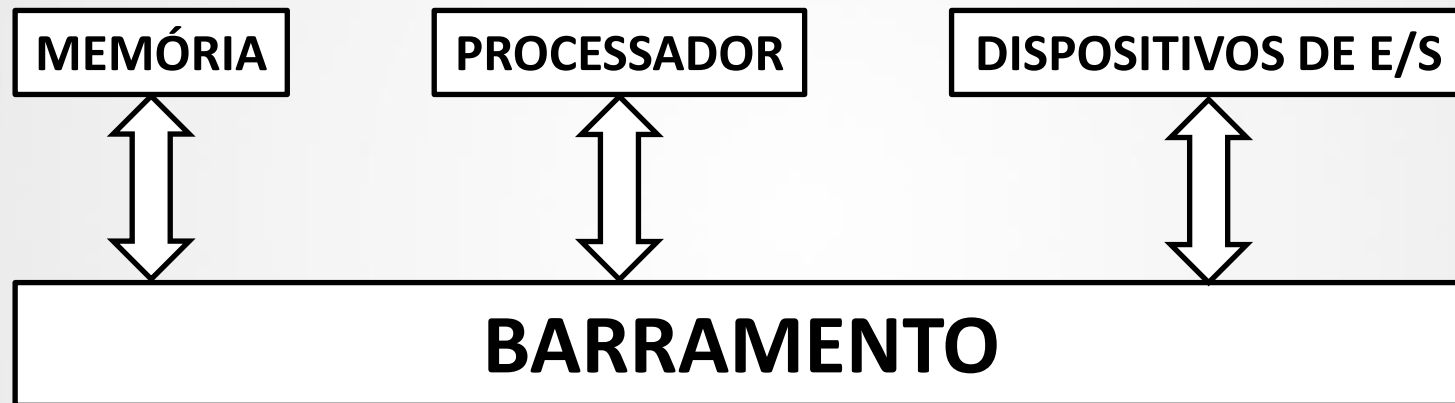




Arquitetura de Microcontroladores

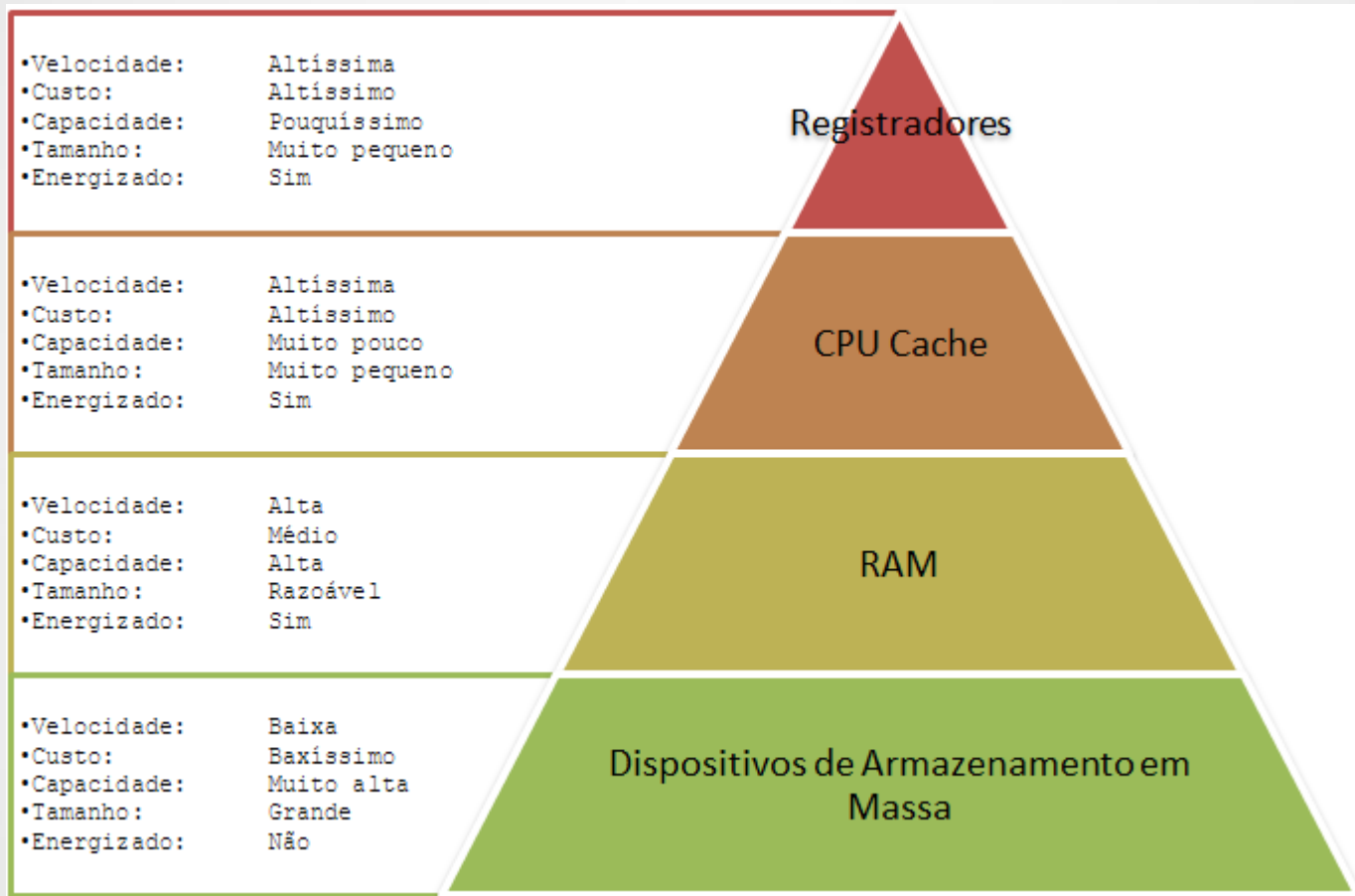
Microcontroladores e Microprocessadores

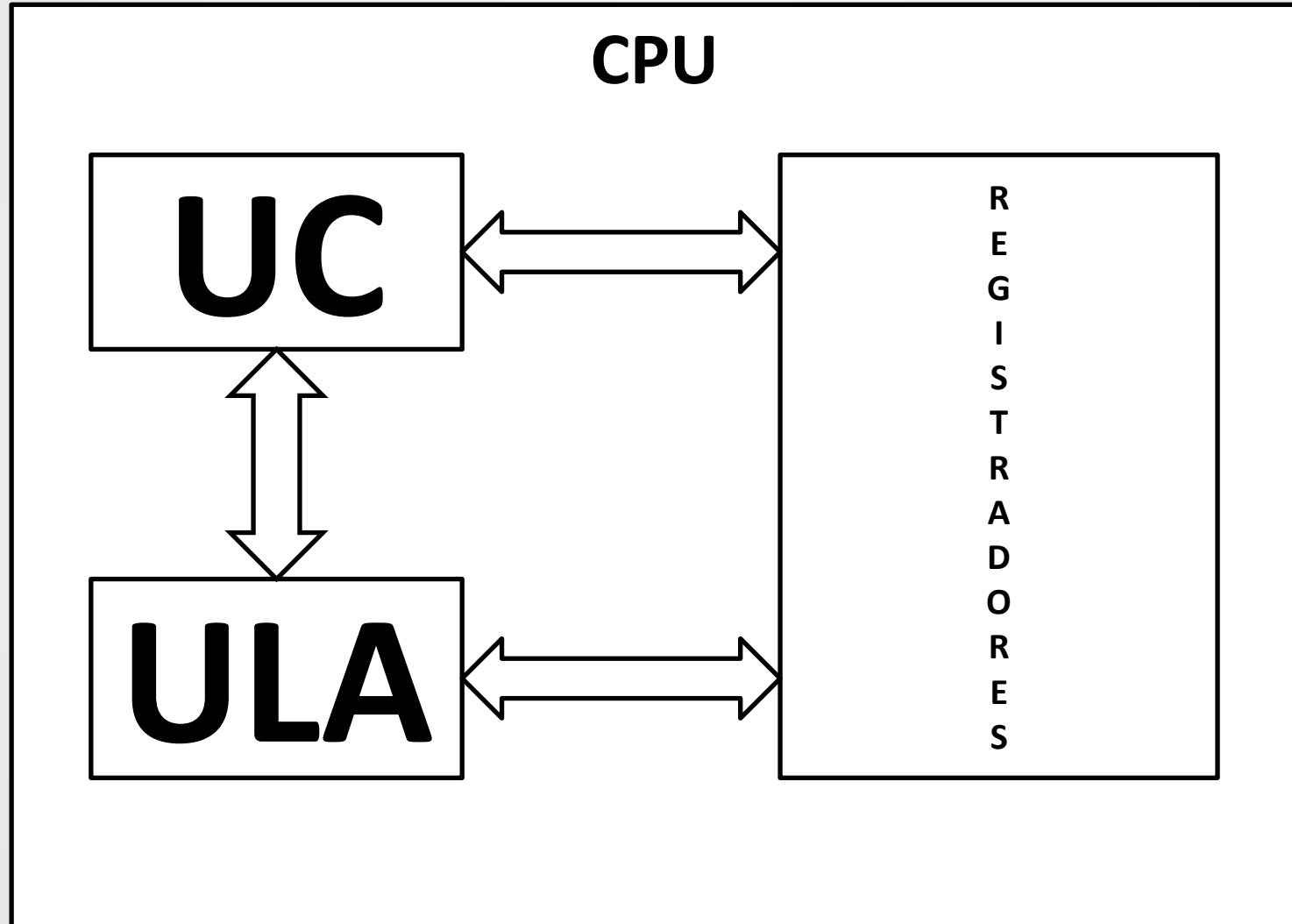
Tecnologia em Manutenção Industrial

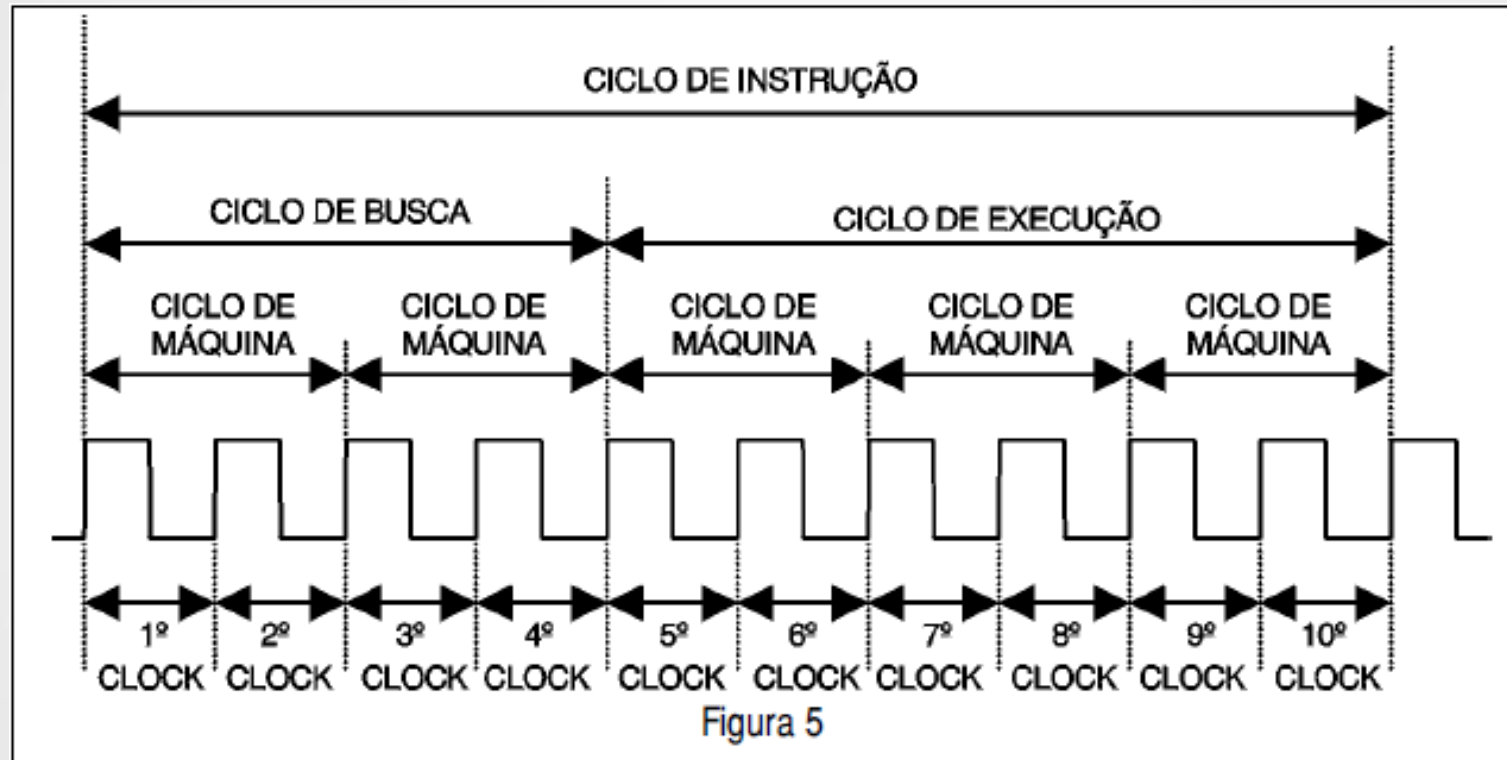


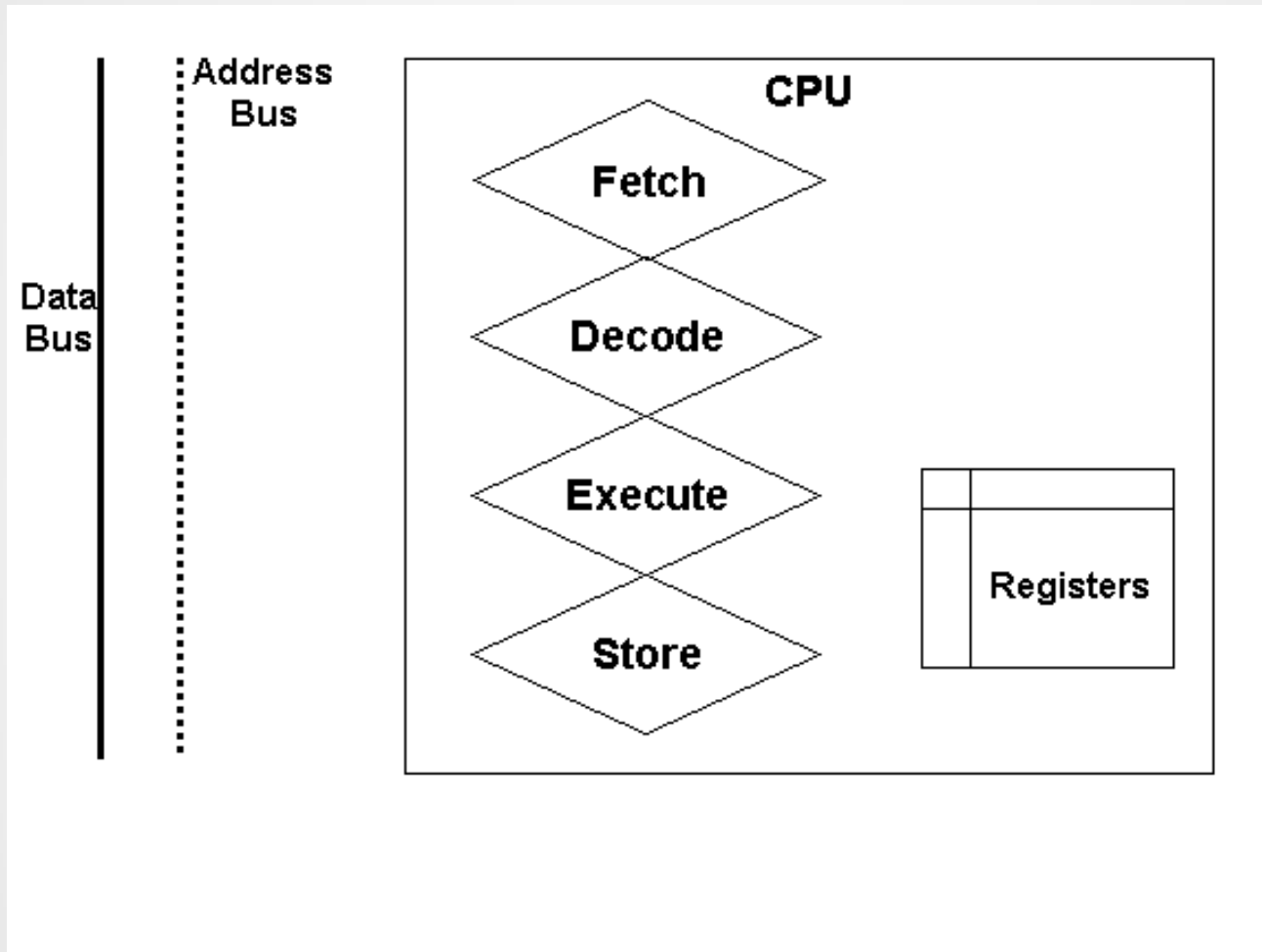
- **PROM (Programmable Read-Only Memory)**
- **EPROM (Erasable Programmable Read-Only Memory)**
- **EEPROM (Electrically Erasable Programmable Read-Only Memory)**
- **Memória Flash**

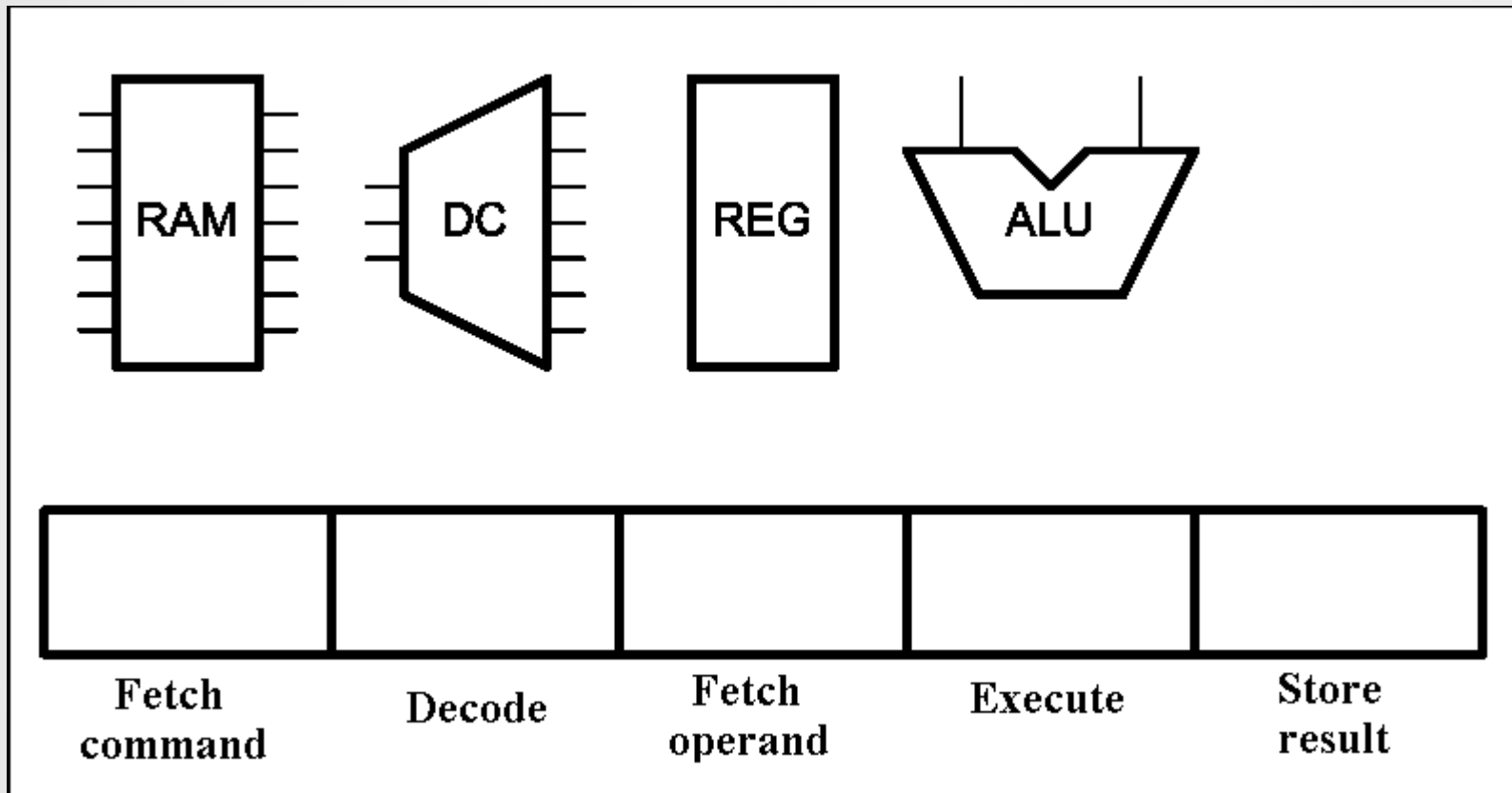
- RAM (Random Access Memory)
 - DRAM (Dinâmica)
 - SRAM (Estática)
- Cache
 - L1
 - L2
 - L3
- Registradores
 - Contador de Programa (PC)
 - Registro de Instruções (IR)
 - Outros registradores

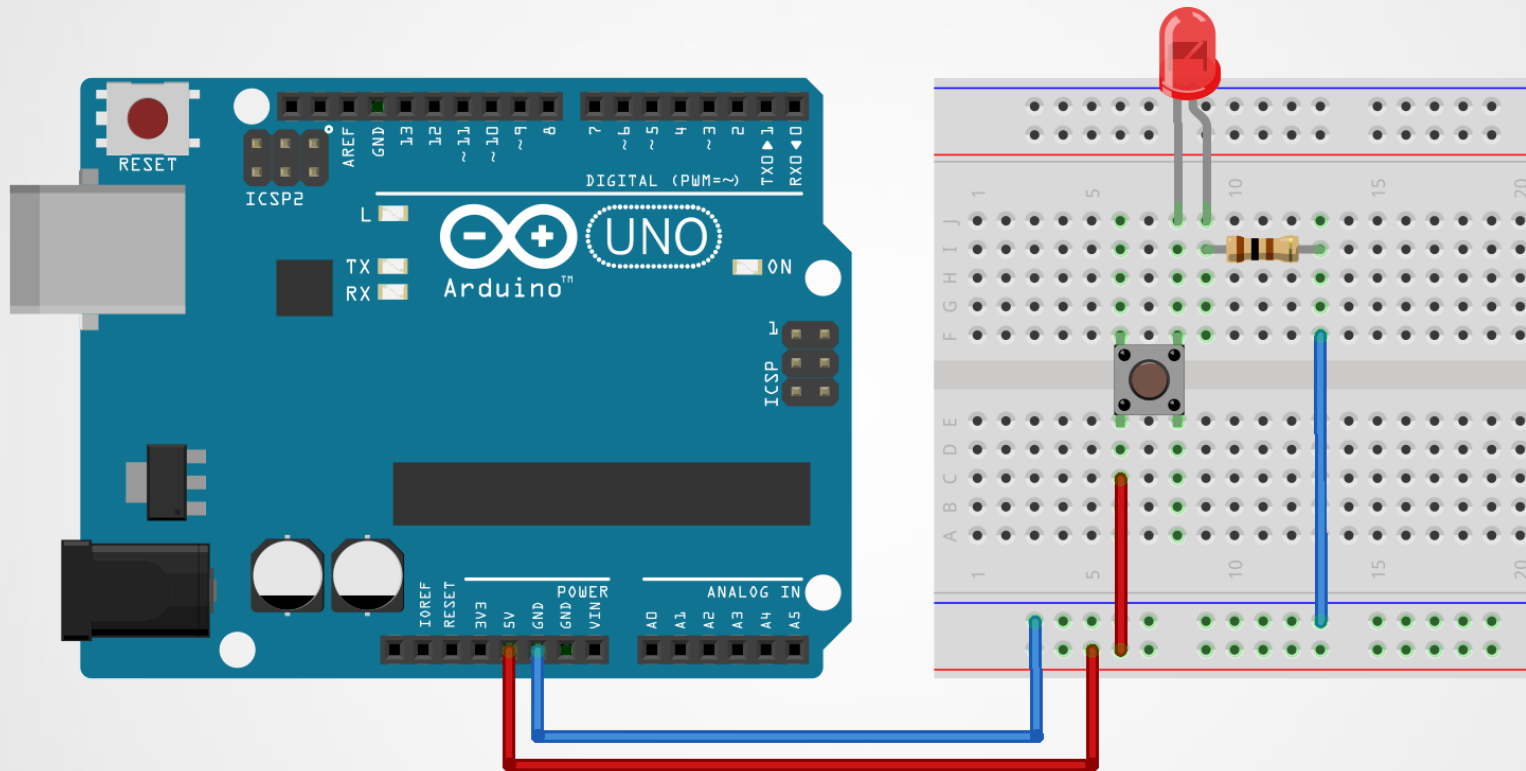


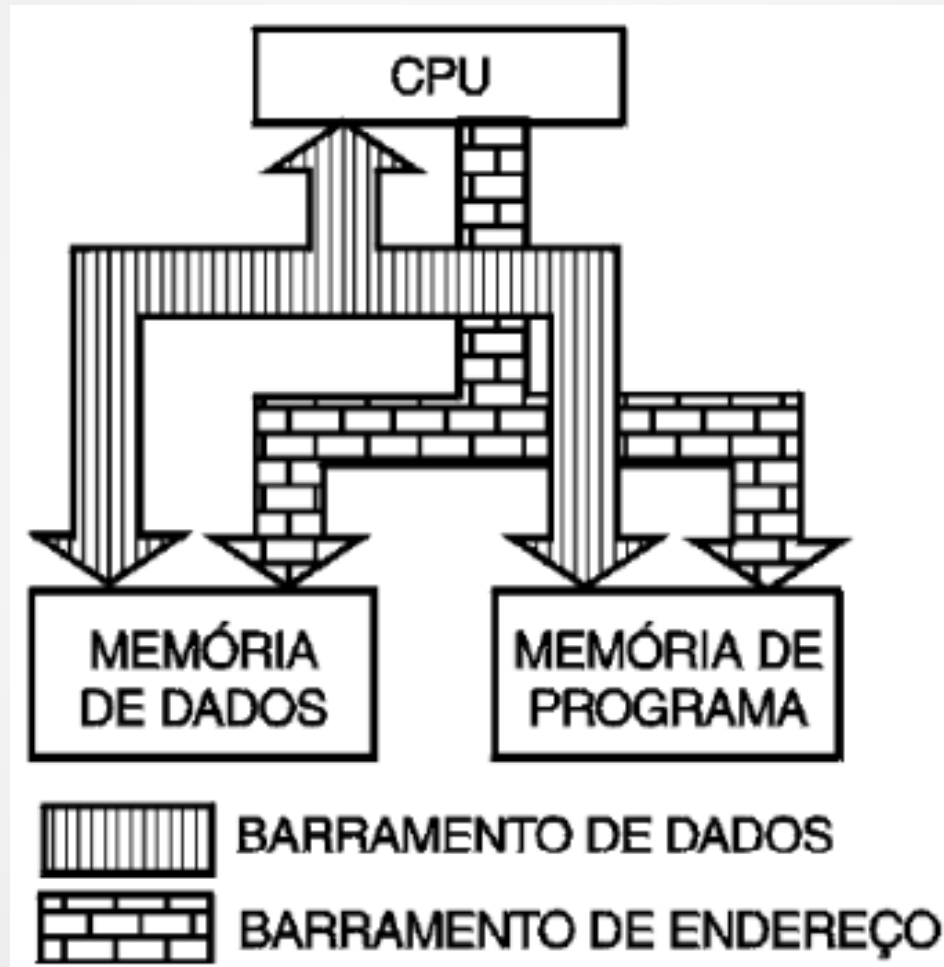




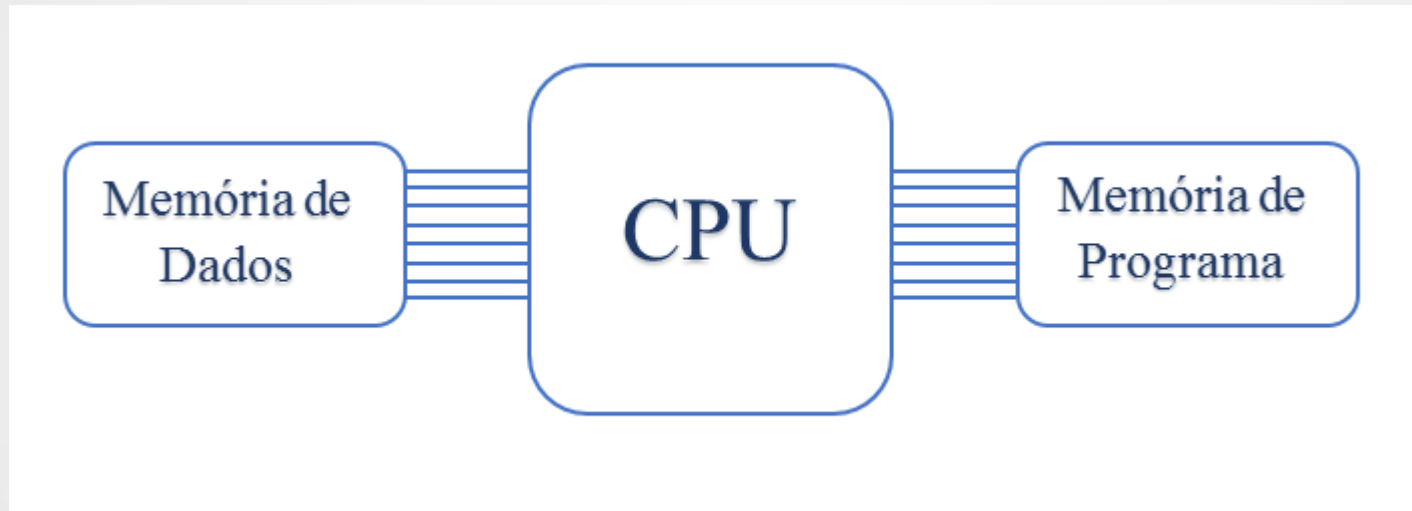








- ORDVAC (U-Illinois) @ Aberdeen Proving Ground, Maryland (completado em novembro de 1951[2])
- IAS machine @ Princeton University (jan. de 1952)
- MANIAC I @ Los Alamos Scientific Laboratory (mar. 1952)
- ILLIAC @ the University of Illinois, (set. 1952)
- AVIDAC @ Argonne National Laboratory (1953)
- ORACLE @ Oak Ridge National Laboratory (jun. 1953)
- JOHNNIAC @ RAND Corporation (jan. 1954)
- BESK em Stockholm (1953)
- BESM-1 em Moscow (1952)
- DASK em Denmark (1955)
- PERM em Munich (1956?)
- SILLIAC em Sydney (1956)
- WEIZAC em Rehovoth (1955)



- **Microcontroladores PIC**
- **Microcontroladores Atmel**
- **Computadores atuais**

- **CISC (Computador com Set de Instruções Complexo (Extenso)):**
 - Quanto maior o número de instruções no set do computador, mais espaço necessário para armazená-lo e consequentemente mais tempo gasto nas buscas;
 - Em um computador com set composto de 200 instruções, por exemplo, a maioria dos problema pode ser resolvido apenas com 10.

- **CISC (Computador com Set de Instruções Reduzido):**

- Menos espaço necessário para armazenar as instruções e consequentemente menos tempo gasto nas buscas;
- Todas as instruções levam apenas um ciclo de máquina, facilitando a construção de fila (Pipeline).

RISC	CISC
Instruções de apenas um ciclo	Instruções de vários ciclos
Vários conjuntos de registradores	Apenas um conjunto de registradores
Fácil uso de Pipeline	Difícil uso de Pipeline
Poucos modos de endereçamento	Muitos modos de endereçamento
Complexidade no compilador	Complexidade no microprograma
Instruções de tamanho fixo	Instruções de tamanhos variáveis
Instrução executada por hardware	Instruções executadas por microprograma
Referenciamento de memória simples	Qualquer instrução pode referenciar a memória

- Também conhecido como “bus”
- O tamanho do barramento define quantos dados podem ser transmitidos por vez entre dois ou mais elementos. Ex: Um barramento de 16 bits pode transmitir 16 bits de informação por vez.

1. O que significa a sigla DDR em memórias RAM?
2. Quais as diferenças entre as memórias SSD e os discos rígidos?
3. Quais as diferenças entre as memórias SSD e as memórias Flash?
4. O que são núcleos (cores) de processadores? Como o uso de vários núcleos pode contribuir com o desempenho de um computador?
5. De que forma os núcleos (cores) podem ser dispostos em uma placa mãe?